

PICTURE PROCESSOR AND PICTURE PROCESSING METHOD

Publication Number: 2001-045379 (JP 2001045379 A) , February 16, 2001

Inventors:

- YOSHIMURA SHINICHI

Applicants

- SONY CORP

Application Number: 11-218349 (JP 99218349) , August 02, 1999

International Class:

- H04N-005/335

Abstract:

PROBLEM TO BE SOLVED: To attain arithmetic processing of a video signal in a real time. **SOLUTION:** Infrared rays made incident to a light receiving part 51 are photoelectrically converted synchronously with a reset pulse supplied from a timing generator, and outputted to an amplifying part 52 synchronously with a light receiving part transfer pulse supplied from a timing generator. The signal inputted to the amplifying part 52 is amplified to a level necessary for processing in the post-device synchronously with an amplifying part drive pulse supplied from the timing generator, and outputted to an arithmetic part 53. The signal inputted to the arithmetic part 53 is temporarily stored in a storage part 61, and the signal to which a prescribed arithmetic operation designated according to an arithmetic operation selection signal from an arithmetic operation controlling part is performed is outputted as a binary signal from a comparing part 62 to an outputting part 54. The signal inputted to the outputting part 54 is outputted through a common signal line 42 as a pixel signal synchronously with a selection signal from a horizontal scanning circuit. **COPYRIGHT:** (C)2001,JPO

JAPIO

© 2005 Japan Patent Information Organization. All rights reserved.

Dialog® File Number 347 Accession Number 6817886

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2001-45379

(P 2001-45379A)

(43) 公開日 平成13年2月16日 (2001. 2. 16)

(51) Int. Cl. ⁷
H 0 4 N 5/335

識別記号

F I
H 0 4 N 5/335テーマコード* (参考)
P 5C024

審査請求 未請求 請求項の数 6

O L

(全 11 頁)

(21) 出願番号 特願平11-218349

(22) 出願日 平成11年8月2日 (1999. 8. 2)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 吉村 真一

東京都品川区北品川6丁目7番35号 ソニー
株式会社内

(74) 代理人 100082131

弁理士 稲本 義雄

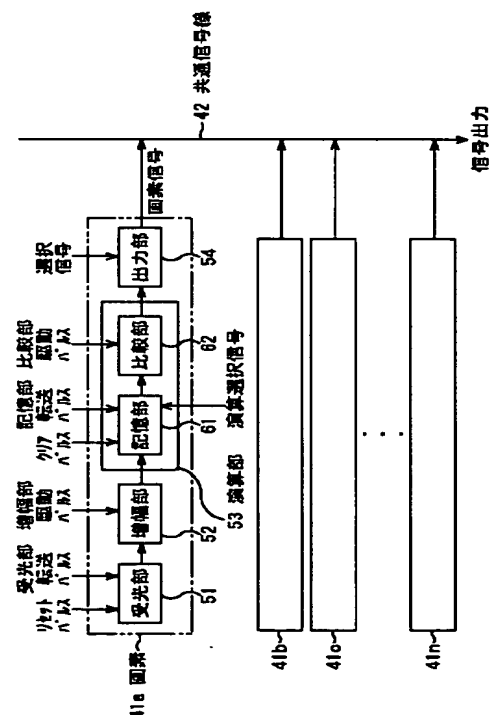
F ターム (参考) 5C024 AA01 AA06 CA00 CA26 FA01
GA01 HA09 HA10 HA18 HA24

(54) 【発明の名称】 画像処理装置および方法

(57) 【要約】

【課題】 リアルタイムで映像信号を演算処理できるようにする。

【解決手段】 受光部 51 に入射された赤外光は、タイミングジェネレータから供給されるリセットパルスに同期して光電変換され、タイミングジェネレータから供給される受光部転送パルスに同期して増幅部 52 に出力される。増幅部 52 に入力された信号は、タイミングジェネレータから供給される増幅部駆動パルスに同期して、後段の装置での処理に必要なレベルにまで増幅され、演算部 53 に出力される。演算部 53 に入力された信号は、記憶部 61 に一時記憶され、比較部 62 より 2 値化信号として、演算制御部からの演算選択信号により指定された所定の演算が施され、出力部 54 に出力される。出力部 54 に入力された信号は、水平走査回路からの選択信号に同期して、共通信号線 42 を介して画素信号として出力される。



【特許請求の範囲】

【請求項 1】 複数の素子をマトリクス状に配置した光学エリアを有する画像処理装置において、
前記光学エリアの各素子毎に入射する光を受光し、光電変換する受光手段と、
前記各素子毎に前記受光手段で光電変換された信号を所定の規則で演算する演算手段と、
前記各素子毎に前記演算手段の演算結果を出力する出力手段と、
前記複数の素子毎に前記出力手段より演算結果が出力されるタイミングを調整するタイミング調整手段とを含むことを特徴とする画像処理装置。

【請求項 2】 前記演算手段は、前記光電変換された異なるタイミングの複数の信号を、逐次記憶する記憶手段をさらに含むことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 3】 前記演算手段は、前記記憶手段により記憶された複数の信号を組み合わせる比較演算を実行することを特徴とする請求項 2 に記載の画像処理装置。

【請求項 4】 前記比較演算は、前記信号の最大値または最小値を求める演算を含むことを特徴とする請求項 3 に記載の画像処理装置。

【請求項 5】 前記出力手段は、前記タイミング調整手段により調整されたタイミングで前記演算結果を前記各素子の列または行毎に出力することを特徴とする請求項 1 に記載の画像処理装置。

【請求項 6】 複数の素子をマトリクス状に配置した光学エリアを有する画像処理装置の画像処理方法において、
前記光学エリアの各素子毎に入射する光を受光し、光電変換する受光ステップと、
前記各素子毎に前記受光ステップの処理で光電変換された信号を所定の規則で演算する演算ステップと、
前記各素子毎に前記演算ステップの処理の演算結果を出力する出力ステップと、
前記複数の素子毎に前記出力ステップの処理で演算結果が出力されるタイミングを調整するタイミング調整ステップとを含むことを特徴とする画像処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像処理装置および方法に関し、特に、撮像する被写体からの光を受光する素子毎に、受光した光を光電変換して得られた信号を所定の規則で演算し、リアルタイムで画像信号を演算処理できるようにした画像処理装置および方法に関する。

【0002】

【従来の技術】画像信号を演算する技術が普及しつつある。この技術は、例えば、画像信号を演算することによって、被写体の立体画像を求める場合に利用される。

【0003】このような画像信号の演算は、CCD(Charge

Coupled Device)のような撮像素子を用いるとき、演算に必要な複数の信号を得るのに、繰り返し被写体を撮像し、それらをフレームメモリのような記憶装置に蓄積した後、その蓄積された信号を読み出して実行されていた。

【0004】また、リアルタイムの形状測定を実現する方法および装置として、特公平6-25653号公報に示されるような「非走査型撮像素子」も考えられている。

【0005】

【発明が解決しようとする課題】しかしながら、繰り返し被写体を撮像する時、1回の撮像に、例えば、33.3msecまたは16.6msecの時間を要することになるので、この撮像に要する時間が上限となり、それ以上高速で画像情報の演算結果を得ることができないという課題があった。

【0006】また、画像情報を演算するために繰り返し撮像をしなければ演算結果が得られないので、リアルタイムで演算結果が得られないという課題があった。

【0007】特公平6-25653号公報に開示されている非走査型撮像素子の場合、撮像素子上に並んだ各画素の出力を独立して扱うため、各画素からの出力信号線を共通化することができず、さらに各画素に対する記憶手段が素子内に持たされていないので、各画素が独立に動作するという「非走査型」の特徴を失い、リアルタイムでの処理ができないという課題があった。

【0008】本発明はこのような状況に鑑みてなされたものであり、撮像する被写体からの光を受光する素子毎に、受光した光を光電変換して得られた画像信号を所定の規則に従ってリアルタイムで演算させるようにするものである。

【0009】

【課題を解決するための手段】請求項 1 に記載の画像処理装置は、光学エリアの各素子毎に入射する光を受光し、光電変換する受光手段と、各素子毎に受光手段で光電変換された信号を所定の規則で演算する演算手段と、各素子毎に演算手段の演算結果を出力する出力手段と、複数の素子毎に出力手段より演算結果が出力されるタイミングを調整するタイミング調整手段とを含むことを特徴とする。

【0010】前記演算手段には、光電変換された異なるタイミングの複数の信号を、逐次記憶する記憶手段をさらに設けることができる。

【0011】前記演算手段には、記憶手段により記憶された複数の信号を組み合わせる比較演算を実行させることができる。

【0012】前記比較演算には、信号の最大値または最小値を求める演算を含めさせることができる。

【0013】前記出力手段には、タイミング調整手段により調整されたタイミングで演算結果を各素子の列または行毎に出力させることができる。

【0014】請求項6に記載の画像処理方法は、光学エリアの各素子毎に入射する光を受光し、光電変換する受光ステップと、各素子毎に受光ステップの処理で光電変換された信号を所定の規則で演算する演算ステップと、各素子毎に演算ステップの処理の演算結果を出力する出力ステップと、複数の素子毎に出力ステップの処理で演算結果が出力されるタイミングを調整するタイミング調整ステップとを含むことを特徴とする。

【0015】請求項1に記載の画像処理装置および請求項6に記載の画像処理方法においては、光学エリアの各素子毎に入射された光が、光電変換され、各素子毎に光電変換された信号が所定の規則で演算され、各素子毎に演算結果が出力される。

【0016】

【発明の実施の形態】図1は、本発明を適用した画像処理装置1の一実施の形態を示すブロック図である。画像処理装置1のシステム制御部11は、パタン投光部12、イメージャ15、映像信号処理部16、距離センサ17、および形状データ処理部18の動作を制御する。

【0017】パタン投光部12は、システム制御部11からの指令に基づいて、距離計測に必要なパタンの赤外光を被写体2に向けて照射する。このパタン光としては、距離センサ17の計測原理に基づいてスリット光やグリッド光などが用いられる。

【0018】レンズ13は、被写体からの光を集光し、プリズム14に導入する。プリズム14は、レンズ13から入射された光を可視光と赤外光に分光する。すなわち、被写体からの光には、可視光の他に、上述のパタン投光部12から照射された赤外光の被写体からの反射光があるため、これを可視光と赤外光に分光し、可視光をイメージャ15に、赤外光を距離センサ17に、それぞれ出射する。

【0019】イメージャ15は、CCD(Charge Coupled Device)やCMOS(Complementary MetalOxide Semiconductor)などからなり、システム制御部11からの同期信号や制御信号に基づいて、プリズム14から入射された可視光から色の情報を抽出し、映像信号として映像信号処理部16に出力する。

【0020】映像信号処理部16は、システム制御部11からの同期信号や制御信号に基づいて、イメージャ15から入力される映像信号に、ゲイン調整やカラー調整処理を施した後、必要に応じてアナログ信号またはデジタル信号に変換し、カラー映像信号として計算機19に出力する。

【0021】距離センサ17は、プリズム14から入射された赤外光を受光し、システム制御部11からの同期信号や制御信号に基づいて、この受光した赤外光を2値化信号として処理し、形状データ処理部18に出力する。尚、距離センサ17については、詳細を後述する。

【0022】形状データ処理部18は、システム制御部

11からの同期信号や制御信号に基づいて、距離センサ17から入力された2値化信号から赤外光の強度がピークとなるタイミングを求め、その強度から三角測量の原理で被写体2までの距離を算出し、被写体2の3次元形状を演算する。そして、形状データ処理部18は、演算結果を形状データ信号として計算機19に出力する。

【0023】計算機19は、映像信号処理部16から供給されたカラー映像信号と、形状データ処理部18から供給された形状データ信号にコンピュータグラフィックス処理を施し、CRT(Cathode Ray Tube)やLCD(Liquid Crystal Display)などからなるモニタ3に出力したり、また、外部記憶装置4に出力し、そのデータを蓄積させる。

【0024】次に、図2と図3を参照して、距離センサ17の詳細について説明する。距離センサ17は、大別して2つのタイプがある。第1のタイプは、光学エリア31の水平方向に並んだ画素41を順次走査して、各画素41からの出力信号を取り出して処理を実行するタイプであり、第2のタイプは、光学エリア31の垂直方向にならんだ画素41を順次走査して、各画素からの出力信号を取り出して処理するタイプである。図2は、前者のタイプの距離センサ17の構成を表しており、図3は、後者のタイプの距離センサ17の構成を表している。

【0025】最初に、図2を参照して、水平走査型タイプの距離センサ17について説明する。

【0026】光学エリア31は、演算機能を備えた複数の画素41から構成されており、画素41が、マトリクス状に $n \times m$ 個(=水平方向の数 \times 垂直方向の数)並べられている。各画素41は、受光した光量に応じた信号を、タイミングジェネレータ32から出力されるリセットパルスおよび受光部転送パルスに基づいて演算し、その演算結果を、水平走査回路33aから供給される選択信号に基づいて、共通信号線42を介して水平方向に出力回路34に出力する。尚、画素41については、詳細を後述する。

【0027】タイミングジェネレータ32は、システム制御部11からの制御信号に基づいて、制御パルスを水平走査回路33aおよび出力回路34に供給すると共に、増幅部駆動パルス、リセットパルスおよび受光部転送パルスを発生し、光学エリア31の各画素41に供給する。

【0028】水平走査回路33aは、タイミングジェネレータ32から供給される制御パルスに基づいて、クリアパルス、記憶部転送パルス、比較部駆動パルス、および選択信号を発生し、光学エリア31の各画素41に供給する。

【0029】出力回路34は、タイミングジェネレータ32からの制御パルスに同期して、光学エリア31の各画素41からの出力信号を共通信号線42を介して受信

10

20

30

40

50

し、形状データ処理部 18 に出力する。

【0030】演算制御部 35 は、システム制御部 11 からの制御信号に対応して、各画素 41 の演算部 53 の記憶部 61 のマトリクス回路 72 (図 6) に、実行させる演算処理を選択する (指定する) 演算選択信号を供給する。尚、演算部 53 の記憶部 61 のマトリクス回路 72 については、詳細を後述する。

【0031】図 3 に示す垂直走査型タイプの距離センサ 17 においては、図 2 に示す水平走査型タイプの距離センサ 17 の水平走査回路 33a に代えて、垂直走査回路 33b が設けられており、それにより駆動された各画素 41 の出力は、共通信号線 42 を介して垂直方向に出力回路 34 に供給されている。その他の構成は、図 2 における場合と同様である。

【0032】次に図 4 を参照して、画素 41 の詳細について説明する。図 4 には、図 2 に示されている共通信号線 42 に接続される n 個の画素 41a 乃至 41n が示されている。ここでは、1 つの画素 41a の構成だけが示されているが、その他の画素 41b 乃至 41n も同様に構成されている。このことは、図 3 の距離センサ 17 の場合についても同様である。

【0033】画素 41a の受光部 51 は、例えば、フォトダイオードなどの受光素子からなり、プリズム 14 から入射される赤外光を受光し、タイミングジェネレータ 32 から供給されるリセットパルスに基づいて、その受光した赤外光を光電変換し、タイミングジェネレータ 32 から供給される受光部転送パルスに基づいて、その信号を増幅部 52 に出力する。

【0034】増幅部 52 は、タイミングジェネレータ 32 から供給される増幅部駆動パルスに同期して、受光部 51 から入力される信号を後段の装置での処理に必要なレベルにまで増幅し、演算部 53 に出力する。

【0035】演算部 53 は、記憶部 61 および比較部 62 を有しており、増幅部 52 より入力された信号を、演算制御部 35 からの演算選択信号により指定された所定の演算を施して、2 値化信号として出力部 54 に出力する。尚、記憶部 61 および比較部 62 については、詳細を後述する。

【0036】出力部 54 は、水平走査回路 33a からの*

$$f(k) = \{s(k) + s(k-1)\} - \{s(k-2) + s(k-3)\} + \text{BIAS} \cdots \cdots (2)$$

図 5 に示されるように、 $f(k)$ は、赤外光強度 $s(k)$ の変化に対応して変化し、図 5 中 $f(k)$ の値が、正の値から負の値に変化するゼロレベルとの交点の時刻 k が、赤外光強度 $s(k)$ がピークを呈するタイミングを示めすことになる。尚、図 5 では、赤外光強度 $s(k)$ のピークは、サンプリング時刻 $(k-2)$ であり、時刻 k に対してずれがあるが、これは、関数 $f(k)$ により一義的に定まる一定のずれとなるので、算出した時刻に対して一定のオフセットを掛けることにより正確な赤外光強度のサンプリング信号 $s(k)$ のピーク値を取る時刻 k を求めることができる。

* 選択信号に同期して、共通信号線 42 を介して演算部 53 から入力された信号を画素信号として、出力回路 34 に出力する。

【0037】ここで、演算部 53 の記憶部 61 および比較部 62 の説明にあたり、演算部 53 の 2 値化信号の演算について先に説明する。

【0038】受光部 51 で、受光された光量に対応する信号が増幅部 52 で増幅され、演算部 53 に入力されるが、その赤外光強度のサンプリング信号 $s(k)$ が、図 5 に示すように、サンプリングの時刻 k と共に変化するものとする。このとき、時刻 k が変化する毎に、赤外光強度のサンプリング信号は、以下の様に示される。

【0039】 $s(k-3)$, $s(k-2)$, $s(k-1)$, $s(k)$, $s(k-1)$, $s(k-2)$, $s(k-3)$ ……

ただし、 k よりも $k-1$ の方が時間的に前の値を示しているものとする。

【0040】この時、赤外光の強度がピークとなる時刻を検出するための関数として以下の式 (1) に示すような変位差を示す関数 $g(k)$ を考える。

【0041】

$$g(k) = \{s(k) + s(k-1)\} - \{s(k-2) + s(k-3)\} \cdots \cdots (1)$$

この関数 $g(k)$ は、サンプリング信号 $s(k)$ をほぼ微分することに対応しており、赤外光強度のサンプリング信号 $s(k)$ が、大きいほど正の大きな値を取るものと仮定すると、 $g(k) > 0$ の時、赤外光強度のサンプリング信号 $s(k)$ は、時刻の変化に対して、増加していることを示し、逆に $g(k) < 0$ の時、赤外光強度のサンプリング信号 $s(k)$ の強度は、時刻の変化に対して減少していることを示すことになる。

【0042】従って、この $g(k)$ が、正の値から負の値に変化した時刻 k が、赤外光強度のサンプリング信号がピークを呈する時刻となる。

【0043】そこで、図 5 に示すように、赤外光強度のサンプリング信号 $s(k)$ のノイズを考慮し、関数 $g(k)$ に所定のレベルのバイアスを加算した以下の式 (2) に示される関数 $f(k)$ により、上記と同様の手法で赤外光強度のサンプリング信号のピークを検出した時刻を求めることができる。

【0044】

【0045】演算部 53 は、上記の関数 $f(k)$ の値が正またはゼロのとき 0、負のとき 1、となる 2 値化信号を出力回路 34 に出力する。出力回路 34 は、この 2 値化信号を出力信号として、後段の形状データ処理部 18 に出力する。後段の形状データ処理部 18 は、この 2 値化信号により求められる赤外光強度のピークとなるサンプリングの時刻から赤外光強度のピークを求め、この赤外光強度から被写体までの距離を三角測量と同様の原理で算出する。

【0046】次に、図 6 を参照して、この演算部 53 の

記憶部 61 および比較部 62 について説明する。

【0047】記憶部 61 の記憶セル 71 a 乃至 71 d は、水平走査回路 33 a からサンプリング同期信号に同期して送られるクリアパルス CLR1 乃至 CLR4 に基づいて、増幅部 52 から入力される信号を赤外光強度のサンプリング信号として順次記憶する。

【0048】すなわち、例えば、ある時刻 k において、記憶セル 71 a には、 $s(k)$ 、記憶セル 71 b には、 $s(k-1)$ 、記憶セル 71 c には、 $s(k-2)$ 、記憶セル 71 d には、 $s(k-3)$ が、それぞれ記憶されていたとすると、次の時刻 $k+1$ では、最も古い信号を記憶している記憶セル 71 d に対して、水平走査回路 33 a からクリアパルス CLR4 が送られ、これに同期して前のサンプリング信号である $s(k-3)$ が消去される。そして、その直後に、水平走査回路 33 a から送られる受光部転送パルスに同期して、増幅部 52 から信号が入力されて、新しい赤外光強度のサンプリング信号である $s(k+1)$ が、記憶セル 71 d に記憶される。以下サンプリングの時刻 k が変化す*

$$f(k) = \{s(k) + s(k-1)\} - \{s(k-2) + s(k-3)\} + \text{BIAS} \cdots \cdots (3)$$

すなわち、

$$f(k) = V1 + V2 - V3 - V4 + \text{BIAS} \cdots \cdots (4)$$

となる。

【0052】そして、次のサンプリング時刻 $k+1$ では、※

$$f(k+1) = \{s(k+1) + s(k)\} - \{s(k-1) + s(k-2)\} + \text{BIAS} \cdots \cdots (5)$$

すなわち

$$f(k+1) = V4 + V1 - V2 - V3 + \text{BIAS} \cdots \cdots (6)$$

となる。

【0054】そして、サンプリングの時刻が変化する毎に以下の 4 種類の演算が繰り返されることになる。

【0055】

$$f(k) = V1 + V2 - V3 - V4 + \text{BIAS} \cdots \cdots (7)$$

$$f(k+1) = V4 + V1 - V2 - V3 + \text{BIAS} \cdots \cdots (8)$$

$$f(k+2) = V3 + V4 - V1 - V2 + \text{BIAS} \cdots \cdots (9)$$

$$f(k+3) = V2 + V3 - V4 - V1 + \text{BIAS} \cdots \cdots (10)$$

このように、サンプリング時刻毎に加減算の組み合わせを順次変更し、演算を実行することにより、記憶されている信号そのものを記憶セル間で転送する必要が無いので、転送の際に生じる信号の劣化などを抑制することができる。

【0056】ここで、上記式 (7) 乃至式 (10) の各々の演算モードは、それぞれモード A 乃至 D と定義される。

【0057】ここで、図 6 の説明に戻る。マトリクス回路 72 は、演算制御部 35 から送信されてくる演算選択信号の演算モードに基づいて、スイッチ 81 a 乃至 84 a、81 b 乃至 84 b、81 c 乃至 84 c、および 81 d 乃至 84 d のオンオフを制御する。例えば、サンプリング時刻 k のとき、演算制御部 35 からモード A の演算選択信号がマトリクス回路 72 に送信されると、マトリクス回路 72 は、スイッチ 81 a 乃至 84 a をオンにし、

* する毎に、同様に最も古い赤外光強度のサンプリング信号を記憶している記憶セルに、新たな赤外光強度のサンプリング信号が、順次書き換えられて、記憶されていく。

【0049】各記憶セル 71 a 乃至 71 d に記憶された赤外光強度のサンプリングの信号は、マトリクス回路 72 に並列に出力される。

【0050】マトリクス回路 72 は、演算制御部 35 からの演算選択信号に基づいて、スイッチ 81 a 乃至 84 a、81 b 乃至 84 b、81 c 乃至 84 c、および 81 d 乃至 84 d をオンオフさせる。すなわち、ここで、各記憶セル 71 a 乃至 71 d から出力される信号を信号 V1 乃至 V4 とし、ある時刻 k において、例えば、記憶セル 71 a には、 $s(k)$ 、記憶セル 71 b には、 $s(k-1)$ 、記憶セル 71 c には、 $s(k-2)$ 、記憶セル 71 d には、 $s(k-3)$ が、それぞれ記憶されているものとする、演算すべき関数 $f(k)$ は、以下の式 (3) で表される。

【0051】

20 ※ 記憶セル 71 d に記憶されている最も古い時刻 $k-3$ の赤外光強度のサンプリング信号 $s(k-3)$ が、 $s(k+1)$ に置き換えられるので、演算すべき式は以下の様になる。

【0053】

記憶セル 71 a に記憶されている信号 V1 および記憶セル 71 b に記憶されている信号 V2 を比較部 62 の差動増幅回路 93 の正入力に供給し、記憶セル 71 c に記憶されている信号 V3 および記憶セル 71 d に記憶されている信号 V4 を比較部 62 の差動増幅回路 93 の負入力に供給する。

30

【0058】比較部 62 の負荷 91 a は、差動増幅回路 93 の正入力に、負荷 91 b は、差動増幅回路 93 の負入力に、それぞれ接続されており、記憶セル 71 a 乃至 71 d から入力される電流を電圧に変換する。可変電流源 92 は、バイアス電流を発生し、差動増幅回路 93 の正入力に供給し、記憶セル 71 a 乃至 71 d のうち、差動増幅回路 93 の正入力に輸入される信号に、式 (7) 乃至式 (10) における BIAS として加えられる。差動増幅回路 93 は、正入力と負入力の差を演算する。

40

【0059】例えば、記憶部 61 のマトリクス回路 72 に、演算制御部 35 からモード A の演算選択信号が、入力された場合、スイッチ 81 a 乃至 84 a がオンにされ、記憶セル 71 a に記憶されている信号 V1 および記憶セル 71 b に記憶されている信号 V2 が比較部 62 の差動増幅回路 93 の正入力に輸入される。また、記憶セル 71 c に記憶されている信号 V3 および記憶セル 71 d に記憶されている信号 V4 が比較部 62 の差動増幅回路 93 の負入力に輸入される。従って、差動増幅回路 93 は、式 (7) の演算を実行することになる。

50

【0060】尚、本説明の例においては、比較部 62 に

差動増幅回路 93 を使用しているが、チョップ型比較回路を用いることもできる。

【0061】次に、図 7 のフローチャートを参照して、画像処理装置 1 の動作について説明する。

【0062】ステップ S1 において、システム制御部 11 からの制御信号に基づいて、パタン投光部 12 によりパタン光（赤外光）が発生され、被写体 2 に向けて照射される。そして、被写体 2 から反射された赤外光と可視光が、レンズ 13 により集光され、プリズム 14 に入射される。

【0063】ステップ S2 において、入射された光は、プリズム 14 により可視光と赤外光に分光され、分光された可視光はイメージャ 15 に、赤外光は距離センサ 17 に、それぞれ入射される。

【0064】ステップ S3 において、イメージャ 15 は、可視光から色の情報を抽出し、映像信号処理部 16 に出力する。映像信号処理部 16 に入力された色の情報は、ゲイン調整およびカラー信号処理が施され、カラー映像信号として計算機 19 に出力される。一方、距離センサ 17 は、その各画素 41 により赤外光を受光し、その強度のピークを検出可能な 2 値化信号を生成して形状データ処理部 18 に出力する。尚、距離センサ 17 の画素 41 の処理については、後述する。形状データ処理部 18 は、距離センサ 17 からの 2 値化信号から赤外光のピークとなるサンプリング時刻を求め、そのサンプリング時刻に対応する赤外光強度から三角測量の原理により、被写体 2 までの距離を演算し、形状データ信号として計算機 19 に出力する。

【0065】ステップ S4 において、計算機 19 は、入力されたカラー映像信号と形状データ信号を合成し、コンピュータグラフィックス処理を施した後、モニタ 3 に出力したり、あるいは、外部記憶装置 4 に出力し、記憶させ、処理が終了される。

【0066】次に、図 8 のフローチャートおよび図 9 のタイミングチャートを参照して、図 9 のタイミングチャート中のサンプリング時刻 $k-1$ において、図 2 の距離センサ 17 の画素 41 の記憶セル 71a 乃至 71d に、赤外光強度のサンプリング信号として $V1=s(k-4)$ 、 $V2=s(k-1)$ 、 $V3=s(k-2)$ 、 $V4=s(k-3)$ が、記憶されている場合の動作について説明する。

【0067】ステップ S11 において、サンプリング時刻 $k-1$ の直後にタイミングジェネレータ 32 から送信されたリセットパルスが、受光部 51 に入力されると、受光部 51 は、受光レベルをリセットし、新たに赤外光の受光を開始する（図 9 中、蓄積フェーズ）。

【0068】ステップ S12 において、受光部 51 は、タイミングジェネレータ 32 からの受光部転送パルス（図示せず）に同期して、新たに受光した赤外光を光電変換し、増幅部 52 に出力する。

【0069】ステップ S13 において、増幅部 52 は、

タイミングジェネレータ 32 からの増幅部駆動パルス（図示せず）に同期して、受光部 51 から入力された信号を、増幅し、演算部 53 に出力する。

【0070】ステップ S14 において、演算部 53 は、水平走査回路 33a からのクリアパルス CLR1（図 9）に同期して、最も古い信号である記憶セル 71a の信号 $s(k-4)$ を消去し、続く水平走査回路 33a からの記憶部転送パルス TX1（図 9）に同期して、増幅部 52 からの信号を記憶セル 71a に記憶させる。

10 【0071】ステップ S15 において、記憶セル 71a 乃至 71d は、記憶している信号 $V1$ 乃至 $V4$ をマトリクス回路 72 に出力する。

【0072】ステップ S16 において、マトリクス回路 72 は、演算制御部 35 からの演算選択信号のモード A の信号に基づいて、スイッチ 81a 乃至 84a をオンし、記憶セル 71a 乃至 71d から入力される信号 $V1$ 乃至 $V4$ のうち、信号 $V1$ および $V2$ を比較部 62 の差動増幅回路 93 の正入力に、信号 $V3$ および $V4$ を負入力にそれぞれ供給する。

20 【0073】ステップ S17 において、マトリクス回路 72 から正入力に入力された信号 $V1$ および $V2$ に、可変電流源 92 から供給される BIAS を加えた信号と、負入力に入力された信号 $V3$ および $V4$ は、負荷 91a、91b により電流から電圧に変換される。比較部 62 の差動増幅回路 93 は、水平走査回路 33a からの比較部駆動パルス（図示せず）に同期して、この信号 $V1$ 乃至 $V4$ および BIAS から式 (7) の演算を実行する（図 9 中、演算フェーズ）。そして、その演算結果は、出力部 54 に出力される。図 9 の例では、1 が出力されており、受光した赤外光強度のピークが検出されたことを示している。

30 【0074】ステップ S18 において、出力部 54 は、水平走査回路 33a からの選択信号と同期して（サンプリング同期信号のサンプリング時刻 $k+1$ に対応する）、画素信号としての演算結果を共通信号線 42 を介して、出力回路 34 に出力する（図 9 中、出力フェーズ）。

【0075】ステップ S19 において、出力回路 34 は、タイミングジェネレータ 32 からの制御パルスに同期して、画素信号を形状データ処理部 18 に出力し、処理を終了する。

40 【0076】尚、この処理は、図 9 に示すように、サンプリング時刻毎に繰り返される。すなわち、上記処理が、サンプリング時刻 $k-1$ の直後のリセットパルスから演算モード A の蓄積フェーズに入り、クリアパルス CLR4 から演算フェーズに入るが、このとき、サンプリング時刻 k のリセットパルスにより、その次のモード B の演算の蓄積フェーズに入ることになり、以降これが繰り返される。

【0077】以上の説明においては、画素 41 に、受光部 51、増幅部 52、演算部 53、および出力部 54 を設けるようにしたが、図 10 に示すように、演算部 53

および出力部 54 は、画素 41 の外部に置くようにしても良い。図 10 の例は、図 2 に対応する距離センサ 17 の各画素 41 の演算部 53 と出力部 54 を別置きにした距離センサ 17 を示している。

【0078】図 10 においては、図 2 の場合と対応する部分には同一の符号を付してあり、その説明は、適宜省略する。図 10 の距離センサ 17 においては、新たに画素出力線 101 と記憶演算エリア 102 が設けられている。光学エリア 31 内の各画素 41 からの画素信号は、画素出力線 101 を介して、記憶演算エリア 102 の各画素 41 に対応する記憶部 61 に出力される。図 10 に対応する各画素 41 には、図 4 の受光部 51 および増幅部 52 だけが設けられ、それ以降の演算部 53 と出力部 54 からなる部分が、記憶演算エリア 102 の各画素 41 に対応する記憶部 61 に設けられており、両者は画素出力線 101 に接続されている。このように別置きにすることにより、画素 41 を光学エリア 31 に効率よく配置することができる。

【0079】図 11 は、図 10 の光学エリア 31 と記憶演算エリア 102 の複数の画素 41 の処理を示すタイミングチャートである。すなわち、例えば、画素 $i-1$ について図 9 のサンプリング時刻 $k, k+1$ で、演算記憶エリア 102 の記憶部 61 は、クリアパルスに同期してデータが消去された記憶セル (71a 乃至 71d のいずれか古い時刻のデータが記憶されているセル) に、受光部 51 から増幅部 52 および画素出力線 101 を介して、転送パルスに同期して入力された信号を記憶させる。そして、その記憶部 61 に対応する受光部 51 は、リセットパルスによりリセットされ、新たに受光を開始する。一方、記憶セル 71a 乃至 71d に記憶された信号は、演算制御部 35 から入力される演算選択信号に基づいて演算を実行し、出力部 54 に出力する。そして、出力部 54 は、水平走査回路 33a からの選択信号に同期して、共通信号線 42 を介して出力回路 34 に出力する。その後、次の画素 i が、画素 $i-1$ と同じサンプリング時刻 $k, k+1$ で、図 9 に示される処理を実行する。尚、図 10 においては、図 2 に対応した水平走査型タイプの場合について説明したが、図 3 の垂直走査型タイプの場合についても同様である。

【0080】以上の説明においては、画像処理装置に 3 次元画像処理を実行させるようにしたが、画像処理装置は、演算内容を変化させることにより、画像と共に演算処理が必要な他の処理も実行させることができる。例えば、画像情報と共に温度分布を測定するサーモグラフィなどに応用させても良く、また、上記の 3 次元画像処理とサーモグラフィを組み合わせることで、3 次元サーモグラフィとしても良い。

【0081】上述の様に、各画素 41 に演算機能を持た

せることにより、リアルタイムでの画像処理が可能となる。

【0082】

【発明の効果】請求項 1 に記載の画像処理装置および請求項 6 に記載の画像処理方法によれば、光学エリアの各素子毎に光電変換された信号を所定の規則で演算するようにしたので、リアルタイムでの画像情報の演算処理が可能となる。

【図面の簡単な説明】

10 【図 1】本発明を適用した画像処理装置の構成を示すブロック図である。

【図 2】図 1 の水平走査型の距離センサの構成を示すブロック図である。

【図 3】図 1 の垂直走査型の距離センサの構成を示すブロック図である。

【図 4】図 2 の画素の詳細な構成を示すブロック図である。

【図 5】受光される光のピークの演算方法を説明する図である。

20 【図 6】図 4 の演算部の詳細な構成を示す図である。

【図 7】図 1 の画像処理装置の動作を説明するフローチャートである。

【図 8】図 2 の画素の動作を説明するフローチャートである。

【図 9】図 2 の画素の動作を説明するタイミングチャートである。

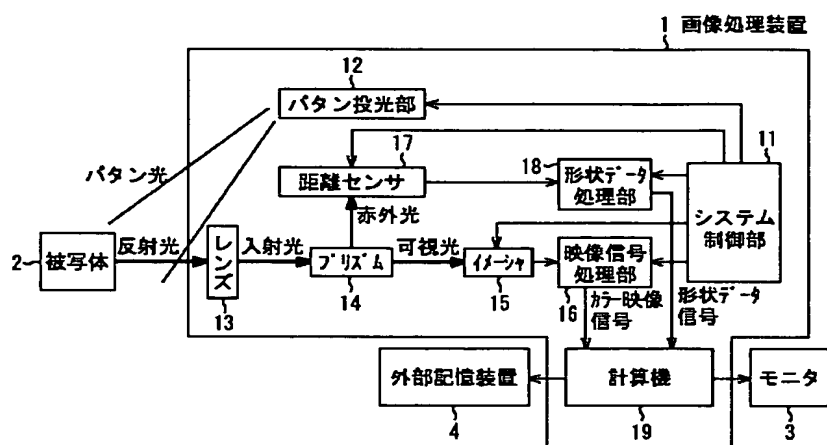
【図 10】図 4 の距離センサの他の構成を示すブロック図である。

30 【図 11】図 10 の距離センサの動作を説明するタイミングチャートである。

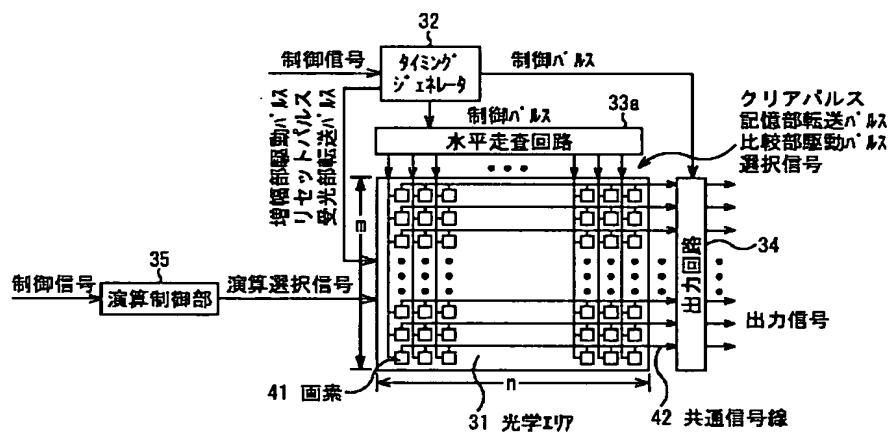
【符号の説明】

1 画像処理装置, 2 被写体, 3 モニタ, 4 外部記憶装置, 11 システム制御部, 12 パタン投光部, 13 レンズ, 14 プリズム, 15 イメージャ, 16 映像信号処理部, 17 距離センサ, 18 形状データ処理部, 19 計算機, 31 光学エリア, 32 タイミングジェネレータ, 33a 水平走査回路, 33b 垂直走査回路, 34 出力回路, 35 演算制御部, 41, 41a 乃至 41n 画素, 42 共通信号線, 51 受光部, 52 増幅部, 53 演算部, 54 出力部, 61 記憶部, 62 比較部, 71a 乃至 71d 記憶セル, 72 マトリクス回路, 81a 乃至 81d, 82a 乃至 82d, 83a 乃至 83d, 84a 乃至 84d スイッチ, 91a, 91b 負荷, 92 可変電流源, 93 差動増幅回路, 101 画素出力線, 102 記憶演算エリア

【図 1】

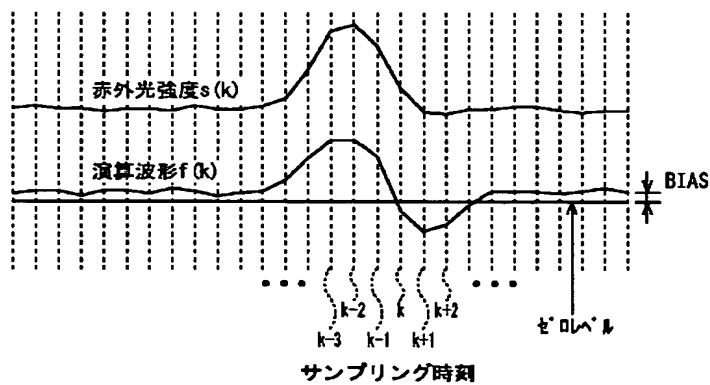


【図 2】

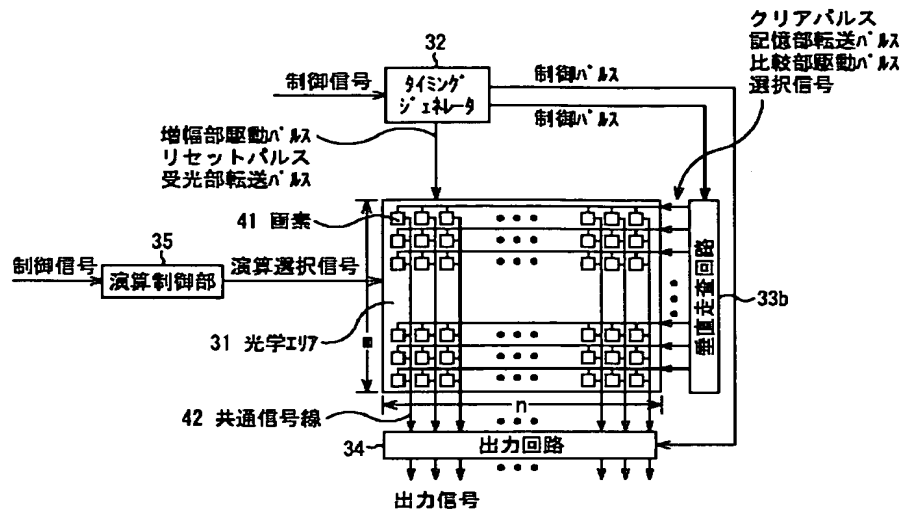


距離センサ 17

【図 5】

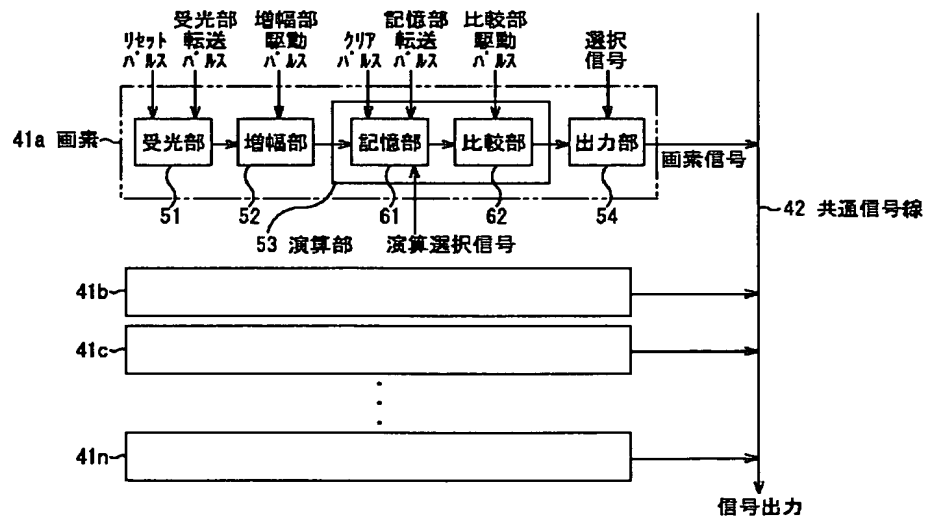


【図 3】

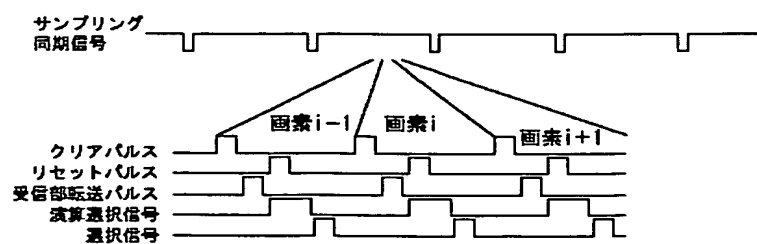


距離 17

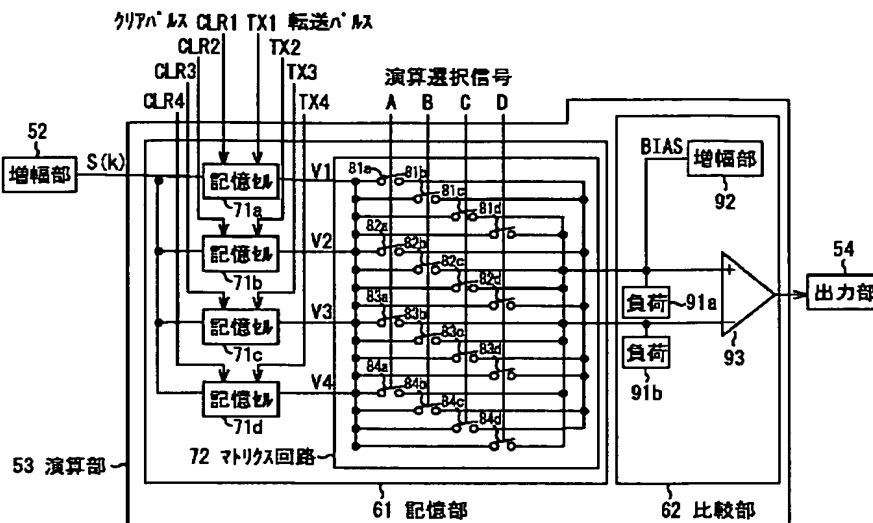
【図 4】



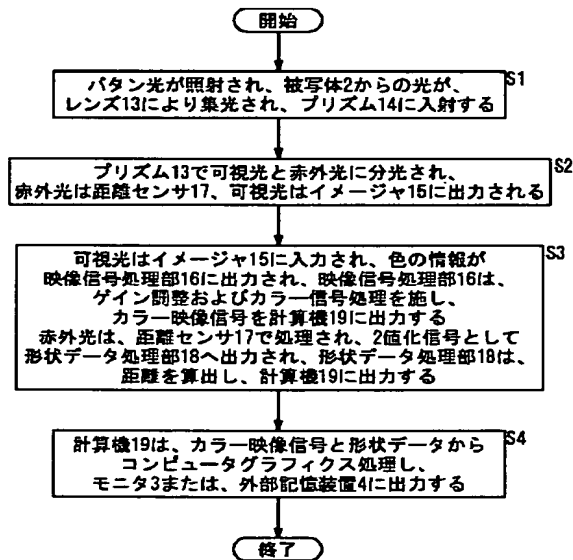
【図 11】



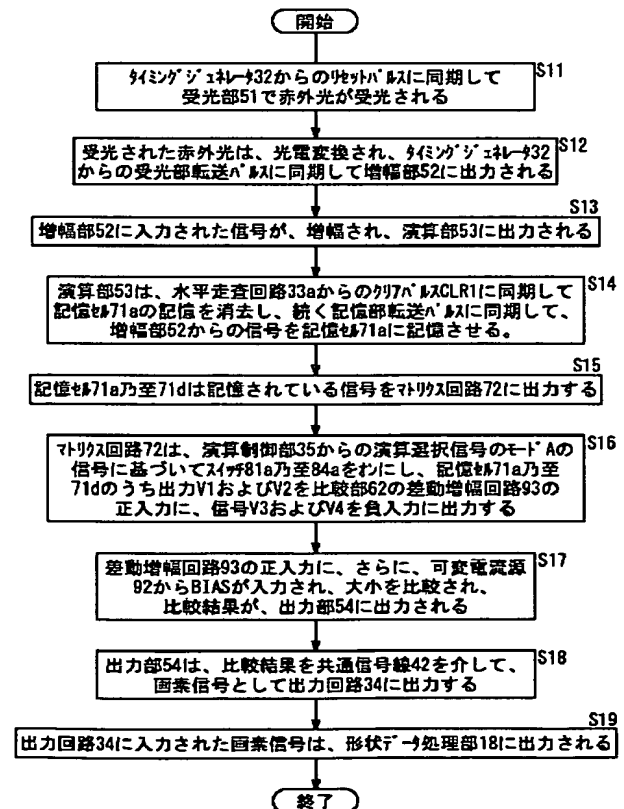
【図6】



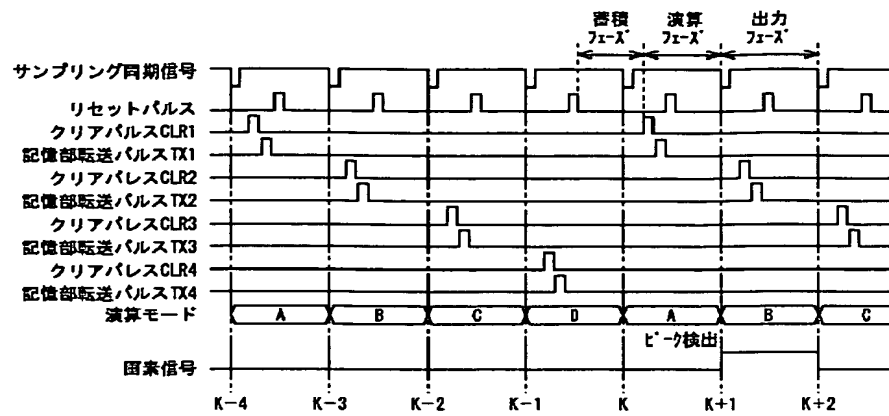
【図7】



【図8】



【図9】



【図10】

